

PCI.Eval
Evaluation board
for PCI bus

Hardware Manual
Software Manual

© Spectrum Systementwicklung Microelectronic GmbH - 2002
Bültbek 26, 22962 Siek, Germany

SBench is a registered trademark of Spectrum Systementwicklung Microelectronic GmbH.

MS-DOS, Windows and Windows NT are trademarks or registered trademarks of Microsoft Corporation.

LabVIEW is a trademark of National Instruments Corporation.

MATLAB is a registered trademark of The MathWorks Inc.

Agilent VEE is a trademark of Agilent.

FlexPro is a registered trademark of Weisang & Co.

DASYLab is a registered trademark of DATALOG GmbH.

Spectrum reserves the right to make improvements and/or changes to the products and/or programs at any time in order to improve design and to supply the best product possible.

PCI.EVAL PCI Entwicklungs- und Testboard

- * **PCI Schnittstelle Version 2.1.**
- * **Entwicklungskarte incl. PCI Schnittstellenbaustein, Logikbausteine**
- * **bestückbar mit PS/2 Simm Modul (4 MB, 16 MB)**
- * **mehr als die Hälfte der Karte für eigene Aufbauten verfügbar**
- * **alle Signale und Versorgungsspannungen auf Lochrasterfeld geführt**
- * **Aufbau einer PCI Slave oder Master Karte möglich**
- * **frei und kostenlos verfügbares Entwicklungssystem für die Logik**
- * **In-System Programmierung der Logik Bausteine**
- * **Schnelle Datenübertragung mit DMA ohne lokale Logik möglich**
- * **alle Sourcecodes (Logik und Software) verfügbar**

Allgemeine Funktionsbeschreibung

Die PCI.EVAL ist eine Entwicklungskarte basierend auf dem PCI9060 Schnittstellenchip von PLX Technology. Die Karte ist in der ausgelieferten Form vollständig funktionstüchtig mit frei adressierbarem Speicher. Mit Hilfe der beiden vorhandenen Lochrasterfelder und der freien Logikkapazität können eigene Schaltungen auf der Karte realisiert werden. Der Schnittstellenchip bietet sowohl die Möglichkeit eines reinen Slave-Betriebes, als auch den Aufbau einer intelligenten busmasterfähigen Karte. Mit den zusätzlichen beiden integrierten DMA Kanälen ist eine einfache und schnelle Übertragung von Daten über den PCI Bus möglich.

Sämtliche wichtigen Steuersignale, Adreßleitungen und Datenleitungen stehen am Lochrasterfeld zur Verfügung. Der lokale Bus kann in verschiedenen Betriebsmodi benutzt werden: 32 Bit Adressen / 32 Bit Daten parallel, 32 Bit Adressen/Daten gemultiplext oder 32 Bit Adressen / 16 Bit Daten gemultiplext.

Die auf der Karte verfügbaren zwei Mach 445 (PLDs mit 70 I/O und 128 Makrozellen) von AMD können direkt im System über die parallele Schnittstelle programmiert werden. Die dazugehörige Entwicklungsumgebung MachXL 2.1. ist bei AMD bzw. in diversen Mailboxen (z.B. ELRAD) frei verfügbar.

Software

Zur Karte sind sämtliche Sourcecodes als Beispiele sowie zur eigenen Modifikation verfügbar. Die Software ist in C für den Borland C++ 3.1 Compiler geschrieben, kann aber leicht auf andere Compiler übertragen werden.

- * Logikgleichungen für die RAM-Steuerung, Refresh, Buszuteilung
- * C-Bibliotheken für die Ansteuerung des PCI-Busses
- * Beispielprogramme für Initialisierung, Parameter auslesen, Parameter setzen, Daten Transfer mit I/O Befehlen und mit DMA-Befehlen

Die Entwicklungskarte wurde in der Zeitschrift ELRAD Ausgabe 3/97 und 4/97 vorgestellt. Außerdem sind in diesen Ausgaben Grundlagenartikel zum PCI Bus erschienen.

Installation

Stecken Sie die Karte in einen freien PCI Slot und booten den Rechner. Das Verwenden einer Extender-Karte kann zu Problemen führen. Sollte der Rechner nicht Booten oder die Karte nicht erkannt werden, so versuchen Sie die Karte direkt auf dem Motherboard zu installieren.

Starten Sie das Programm PCIINFO.EXE von der mitgelieferten Diskette. Das Programm gibt Informationen über den PCI Bus, sowie die im System installierten Geräte aus. Die PCI.EVAL wird als Device 9060, Vendor 10B5 angezeigt.

Starten Sie als zweiten Test das Programm PCITEST.EXE. Das Programm sucht die Karte und liest sämtliche Register des Schnittstellenbausteins aus, sowohl die PCI Register, als auch die lokalen Register.

Sollte ein Programm die Karte nicht finden, so kann es eventuell an den im System installierten Treibern liegen. Starten Sie dann das System testweise ohne installierte Treiber und installieren danach einzeln die Treiber neu, um das Problem einzukreisen.

Auf einigen Motherboards kommt es zu Problemen mit älteren Versionen des EMM386.EXE. Zuverlässig funktioniert hier die Version 6.22. Achten Sie darauf, daß eine Windows Installation den EMM386.EXE evtl. durch eine ältere Version im Windows Verzeichnis ersetzt. Hier kann einfach durch Ändern des Pfades in der CONFIG.SYS Abhilfe geschaffen werden.

Nach einer Installation unter **Windows 95** wird beim ersten Booten die Windows-eigene Hardware-Erkennung gestartet. Die Karte wird automatisch als 'unbekanntes PCI-Gerät' eingetragen. Bei der Hardware-Erkennung darf kein Treiber installiert werden, ansonsten kann es zu einem Systemabsturz kommen.

Der lokale Speicher, wenn installiert, kann mit dem Programm MEM.EXE getestet werden. Der Speicher wird dabei zweimal komplett beschrieben und wieder ausgelesen, einmal mit Hilfe von I/O Zugriffen, einmal mit DMA Zugriffen.

Lieferumfang

Im Lieferumfang enthalten sind:

- Board PCI.EVAL
- Dokumentation des Boards
- Datenblatt zum PCI9060 von PLX Technology
- Datenblatt zum 93CS46
- Diskette mit Logikgleichungen, Testprogrammen, EEPROM Defaulteinstellungen

Logik - Programmierung

Die genaue Beschreibung der Logik ist in ¹ zu finden. Die vorhandene Programmierung zur Speicheradressierung, Refresh, Buszuteilung ist in den beiden Dateien IC2.PDS und IC3.PDS zu finden. Die Logik ist mit dem Entwicklungssystem MachXL 2.1 erstellt. Das Entwicklungssystem, sowie das Datenblatt zum Mach 445 sind unter ⁵ erhältlich oder einfacher aus der Mailbox der ELRAD.

Zur Programmierung der Bausteine wird das unten angegebene Kabel an eine parallele Schnittstelle sowie an den Programmierstecker des Boards angeschlossen. Die Markierung des Flachbandkabels muß zum Speicher-Modul zeigen.

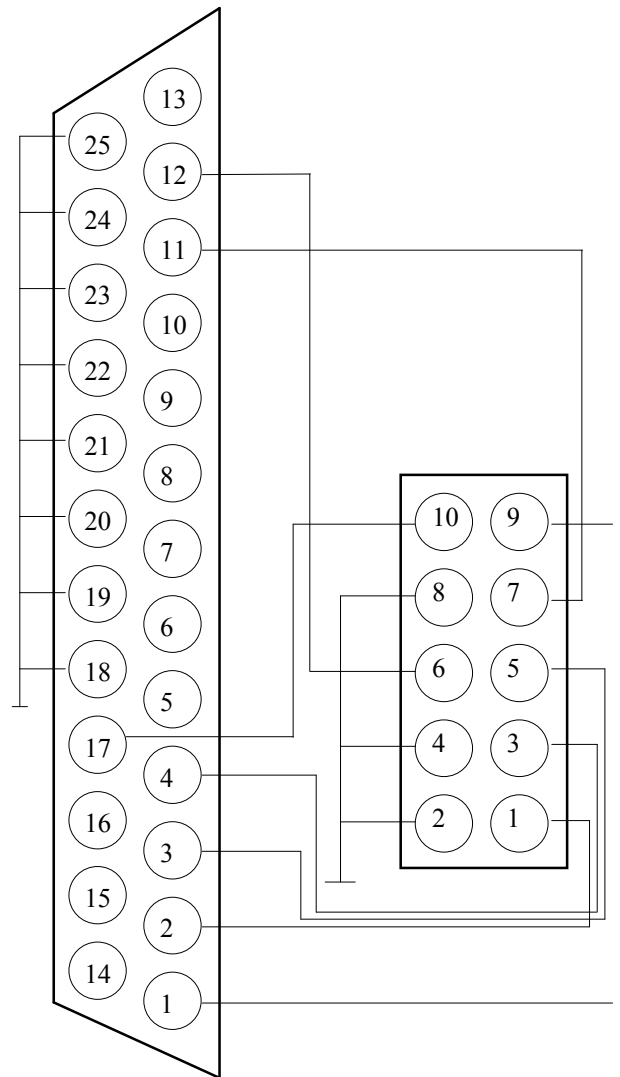
Bei fehlerhafter Programmierung der Logik kann es zum Systemabsturz oder zu einem Blockieren des Systems in der Bootphase kommen. Um in diesem Fall das System starten zu können, wird Jumper J6 gesetzt und danach eine fehlerfreie Version der Logik geladen.

Programmierkabel

Zur Programmierung der Logikbausteine kann ein einfaches Kabel für die parallele Schnittstelle des PC hergestellt werden. Dieses Kabel ist auch fertig konfektioniert bei SPECTRUM erhältlich.

Pinbelegung:

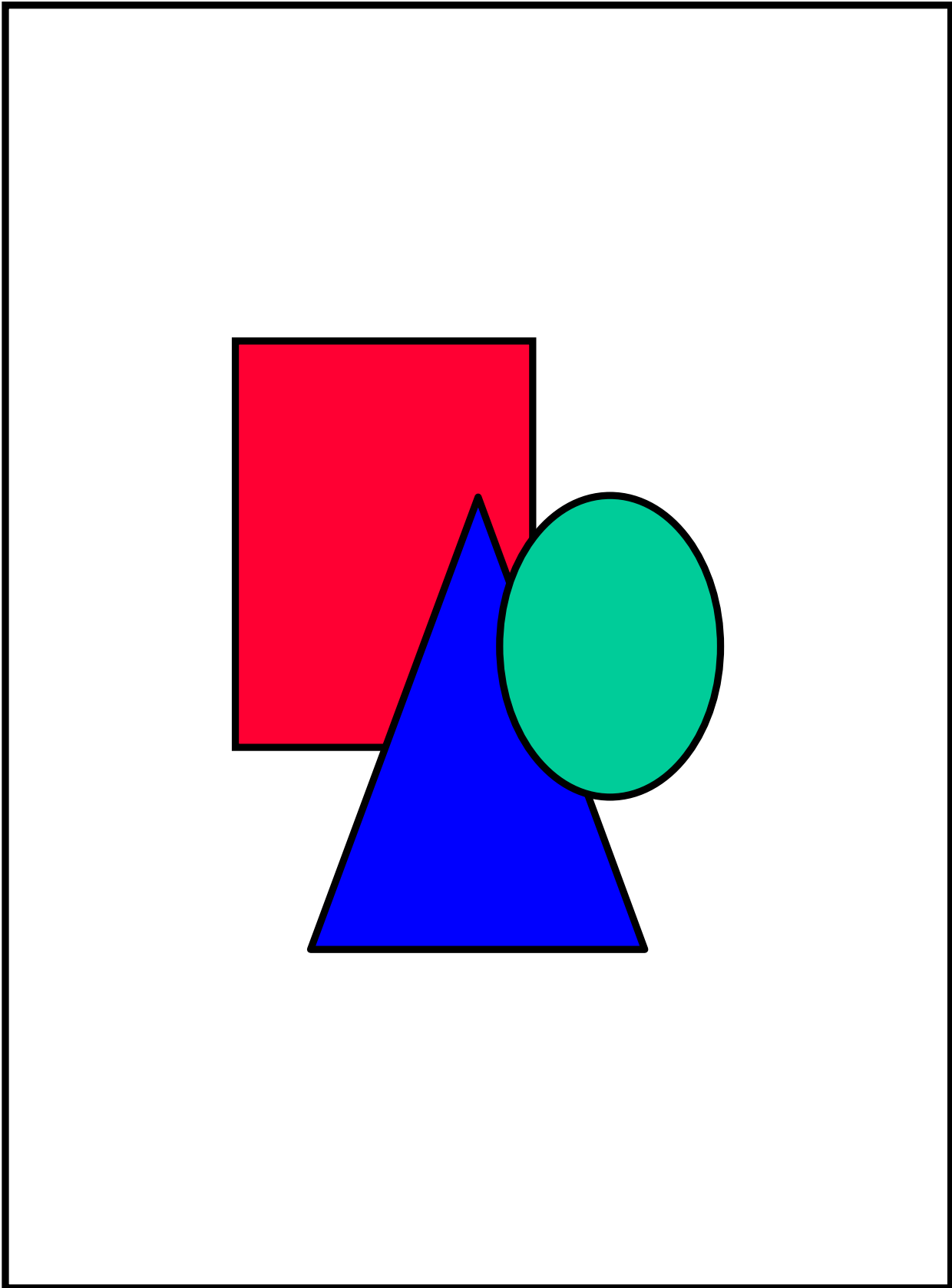
Mach Prog Port	Parallel Port
Pin Name	Pin Name
1 TCK	2 Data 0
3 TMS	4 Data 2
5 TDI	3 Data 1
6 VCC	12 Paper Out
7 TDO	11 Busy
9 TRST	1 Strobe
10 TEN	17 Select
2, 4, 8 GND	19-25 GND

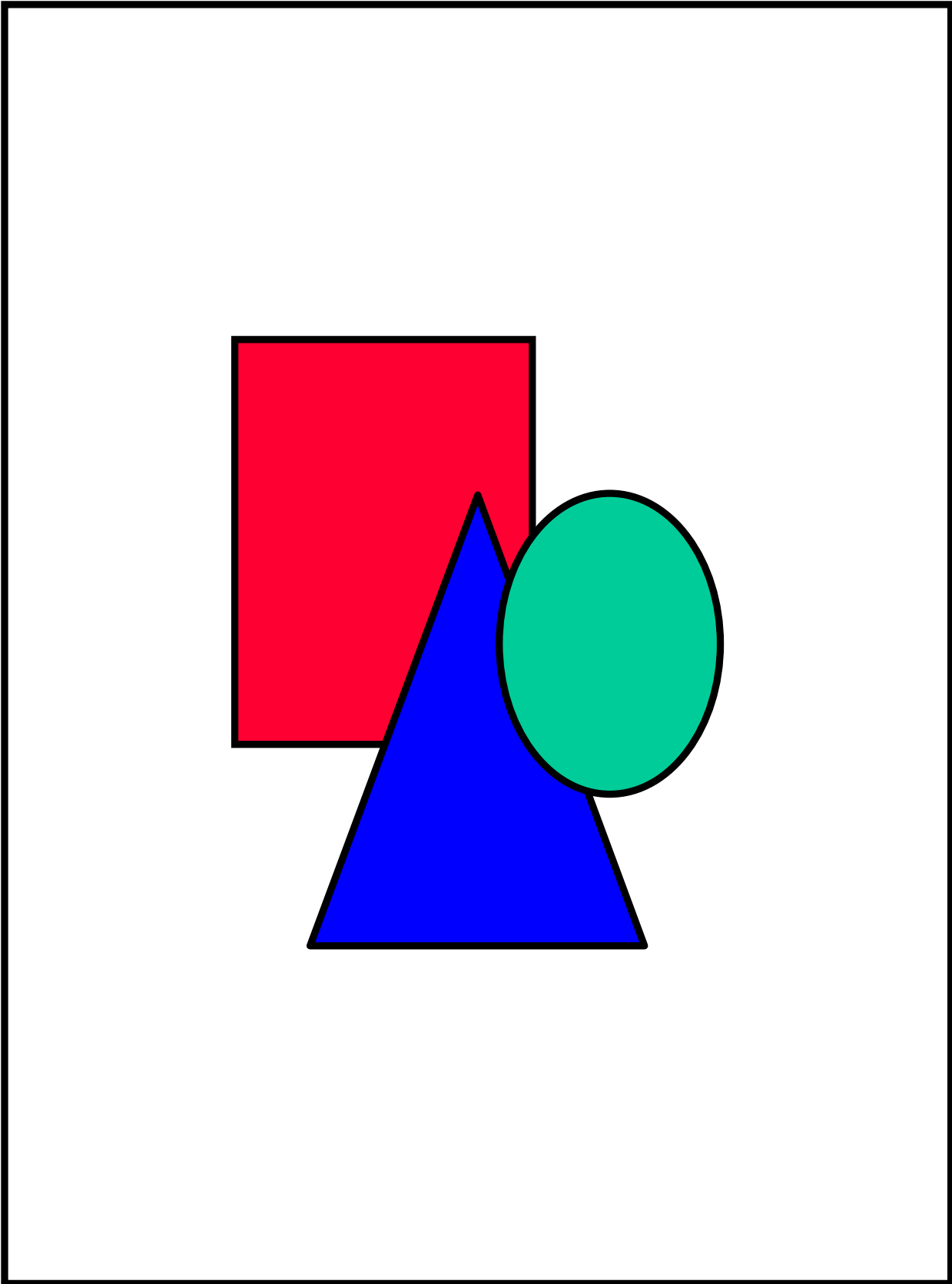


Parallel Printer Port (Buchse)

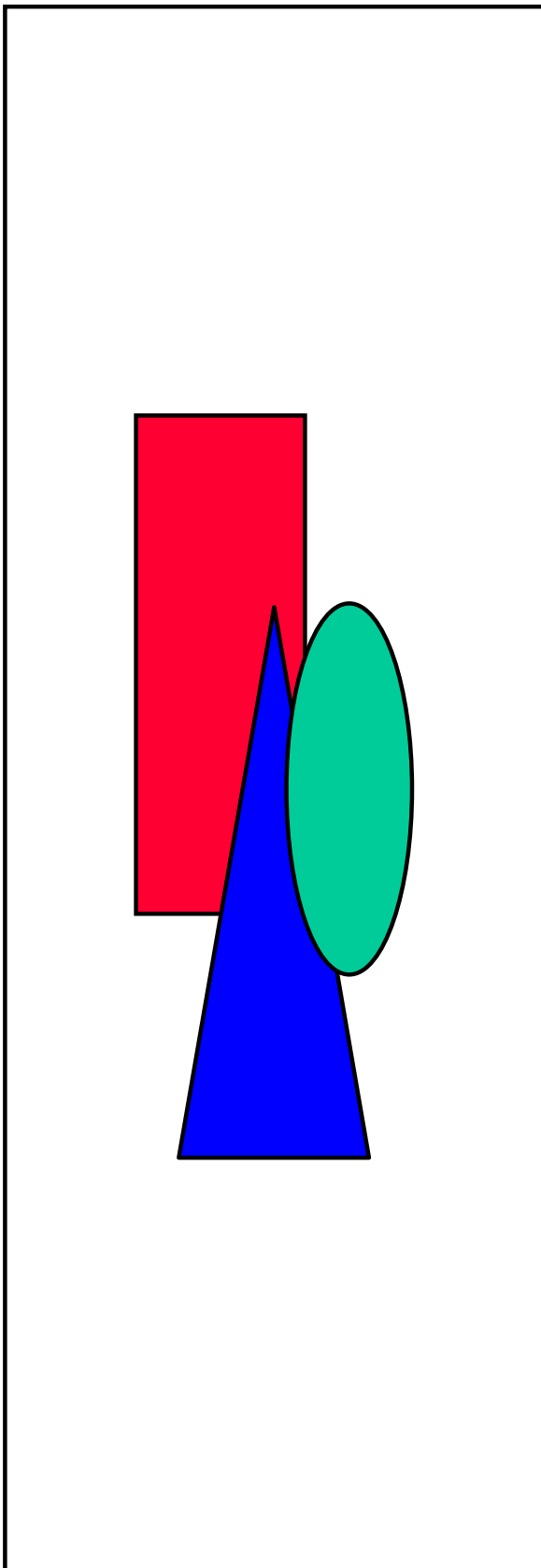
Mach Prog Port (Steckerleiste)

Schaltplan





Placement



Jumper (0 = offen, 1 = gesteckt)

J1	J2	0 0	Cx Modus : 32 Bit Adressen / 32 Bit Daten parallel
		0 1	Jx Modus: 32 Bit Adressen / 32 Bit Daten gemultiplext
		1 0	Sx Modus: 32 Bit Adressen / 16 Bit Daten gemultiplext
		1 1	reserviert
J3	J4	0 0	nicht benutzt
		0 1	4 MB Simm Modul
		1 0	16 MB Simm Modul
		1 1	nicht benutzt
J5		0	EEPROM abgeklemmt, Default Konfiguration wird geladen
		1	Konfiguration wird aus EEPROM geladen
J6		0	IC3 übernimmt Buszuteilung
		1	Buszuteilung für den PLX Chip direkt nach Anforderung

Software-Quellcodes

EEPROM

Aus dem auf der Karte vorhandenen EEPROM lädt der Schnittstellenbaustein während der Bootphase seine Konfiguration. Die Programmierung des EEPROMs kann mit den beigelegten Programmen verändert werden: EEPROM.CPP, EETEST.CPP.

Bei fehlerhaften Parametern läuft der Rechner nicht mehr hoch, das System blockiert bereits während des Bootvorgangs. Dazu kann durch Ziehen des Jumpers J5 das EEPROM abgeklemmt werden. Die Karte wird dann mit Standardeinstellungen gestartet. Nachdem der Rechner hochgelaufen ist, wird der Jumper wieder gesteckt und eine funktionsfähige Bootkonfiguration ins EEPROM geladen.

Programmierung

Alle Beispiele sind für Borland C++ 3.1 geschrieben, können aber einfach auf andere Compiler portiert werden. Die Beispiele dürfen beliebig modifiziert werden.

PCI-Bios

Der Zugriff auf die Standard Register der PCI-Karten erfolgt über das PCI Bios. Die Registerstruktur ist in ¹, ² und ³ sowie in dem beiliegenden Datenblatt zum PCI9060 beschrieben. Die Funktionen des Bios sind in der Bibliothek PCIBIOS.CPP nachgebildet. Ein Beispiel zur Adressierung der PCI Register und des PCI Bios ist in der Datei PCIINFO.CPP zu finden.

Aus dem Registersatz der Karte werden die Basisadressen für die einzelnen Speicherbereiche auf der Karte gelesen. Die Basisadressen werden vom Bios während des Bootens vergeben, wie in ¹ nachzulesen:

Basisadresse 0: Memory-Adresse der lokalen Register des PCI9060

Basisadresse 1: I/O-Adresse der lokalen Register des PCI9060

Basisadresse 2: I/O-Adresse des lokalen Busses auf der PCI.EVAL (RAM, Lochrasterfeld, DMA)

Die Basisadresse 2 ist abhängig von den eingetragenen Parametern im EEPROM. Sie kann auch im Memory Bereich vergeben werden.

lokale Register

Über die Basisadresse 0 oder wahlweise über die Basisadresse 1 kann auf die lokalen Register des PCI9060 Schnittstellenbausteins zugegriffen werden. Die Registerstruktur ist im beigelegten Datenblatt des PCI9060 beschrieben. Ein Beispiel hierzu ist in der Datei PCITEST.CPP zu finden.

RAM-I/O

Um direkt auf das RAM zuzugreifen, wird die vergebene I/O-Adresse für den Zugriff auf den lokalen Bus auf den entsprechenden lokalen Adreßbereich gemappt. Dazu ist das lokale Register 04_(hex) 'Local Address Space 0 Local Base Address (Re-map) Register for PCI to Local Bus' ⁴ mit dem entsprechenden Adreßbereich zu beschreiben. Die Adreßbereiche werden von IC2 dekodiert und sind wie folgt vorgegeben:

00xxxxx(hex): PS/2 Speicher Modul

01xxxxx(hex): PLX-Chip. Wird zum Adressieren der DMA Register oder zum Erreichen aller lokalen Register des Chip durch einen lokalen Master benötigt.

02xxxxx(hex): Zugriff auf IC3 /SELW wird gesetzt.

03xxxxx(hex): Zugriff auf eigene Logik auf dem Lochrasterfeld. Die Chip Enable Leitung ist als /SELW herausgeführt.

Beispiele hierzu sind in den Dateien MEMTEST.CPP und DMATEST.CPP zu finden.

RAM-DMA

Die auf dem PLX9060 vorhandenen DMA Kanäle können für beliebige Transfers vom lokalen Bus auf den PCI Bus oder umgekehrt benutzt werden. Die DMA-Register können allerdings nicht direkt über den PCI-Bus adressiert werden. Hierzu wird statt dessen ein Zugriff auf den lokalen Bus durchgeführt, der als Ziel wiederum den PLX-Chip hat. Ein Beispiel hierzu ist in der Datei DMATEST.CPP zu finden.

Beispiele

PCIINFO

Zeigt alle installierten PCI-Geräte mit den vergebenen Basisadressen in einer Liste an. Die angegebenen Class-Codes werden ausgewertet und angezeigt. Je nach verwendetem Chipsatz werden zwei bis drei Geräte mehr angezeigt, als Steckkarten im System sind: PCI-Hostadapter, PCI-to-ISA Bridge, integrierter IDE-Controller, integrierter Grafikkontroller...

PCITEST

Listet sämtliche Register des PCI9060 Chips auf. Sowohl die PCI-Register, als auch die lokalen Register. Die Mailbox-Register werden mit einem Testmuster beschrieben, sowie alle Interruptleitungen gesetzt, bzw. gelöscht.

MEM

Das Programm testet den lokalen Speicher durch Beschreiben mit einem Prüfmuster, zurücklesen des Inhaltes und Vergleich. Im ersten Durchlauf wird der Speicher mit Hilfe von I/O Zugriffen adressiert, im zweiten Durchlauf mit Hilfe von DMA-Befehlen

EETEST

Dient zur Programmierung des EEPROM. Die vorhandenen Daten können angesehen, word-weise editiert oder auf Default-Werte zurückgesetzt werden. Die Default-Einstellungen entsprechen den Standardwerten, mit denen der PCI9060 bootet, wenn kein EEPROM angeschlossen ist.

MEMTEST

Oberfläche zum Testen des Speichers. Der auf der Karte installierte Speicher kann blockweise gelesen und geschrieben werden. Alle Zugriffe laufen nur über den I/O Bereich. Der Gesamtspeicher kann komplett getestet werden mit Messung der durchschnittlichen Übertragungsgeschwindigkeit.

DMATEST

Die DMA-Kanäle des PCI9060 werden zum Schreiben und Lesen des Speichers benutzt. Gleichzeitig können die Blöcke zum Vergleich ebenfalls mit I/O Befehlen ausgelesen und beschrieben werden. Auch hier ist ein Test des Gesamtspeichers mit Leistungsmessungen möglich.

Diskette

Auf der optional erhältlichen Diskette sind folgende Dateien in den entsprechenden Unterverzeichnissen zu finden:

A:\

FILES.TXT	aktuelle Auflistung aller Dateien der Diskette
PCIINFO.EXE	Gibt Information über den PCI Bus und die Karten aus.
PCITEST.EXE	Testet die PCI.EVAL Karte und den Speicher.

A:\LOGIC

IC2.PDS	Logikgleichungen für Baustein IC2
IC3.PDS	Logikgleichungen für Baustein IC3
IC*.MXL	Setup-Dateien
PCI.EVAL.CHN	Steuerdatei für das Laden der Logik

A:\C_PROG

DEF.H	plattformunabhängige Definitionen der Datentypen
PCIBIOS.H	Header für die PCI-Bios Bibliothek
PCIBIOS.CPP	PCI-Bios Bibliothek
PLX9060.H	Header mit Registerkonstanten des PCI9060
DMA.H	Header mit DMA-Registern des PCI9060
EEPROM.H	Header für die EEPROM Bibliothek
EEPROM.CPP	Bibliothek zur Ansteuerung des EEPROMs
PCIINFO.PRJ	Projektdatei Beispiel PCIINFO (s.o.) für Borland C++ 3.1.
PCITEST.PRJ	Projektdatei Beispiel PCITEST ..
MEM.PRJ	Projektdatei Beispiel MEM ..
EETEST.PRJ	Projektdatei Beispiel EETEST ..
MEMTEST.PRJ	Projektdatei Beispiel MEMTEST ..
DMATEST.PRJ	Projektdatei Beispiel DMATEST ..
PCIINFO.CPP	Hauptmodul PCIINFO
PCITEST.CPP	Hauptmodul PCITEST
MEM.CPP	Hauptmodul MEM
EETEST.CPP	Hauptmodul EETEST
MEMTEST.CPP	Hauptmodul MEMTEST
DMATEST.CPP	Hauptmodul DMATEST

Bezugsquellen

¹ ELRAD - Magazin für Elektronik und technische Rechneranwendungen Ausgabe 3/97 und 4/97, Mailbox: 0511/5352-401

² PCI Local Bus Specification Revision 2.1.

³ PCI Bios Specification Revision 2.1.

PCI Special Interest Group,
P.O. Box 14070 Portland, OR 97214
Tel. 001-503-797-4207

<http://www.pcisig.com>

⁴ PLX Technology: PCI Bus Interface and Clock Distribution Chips

<http://www.plxtech.com>

TOPAS electronic Vertriebs.GmbH

Fliegenstr. 1 30179 Hannover

Tel. 0511-96864-0 Fax -64

<http://www.topas.de>

⁵ Mach 445 Datenblätter und MachXL 2.1 Entwicklungssystem

Advanced Micro Devices Inc.

Tel. 0130-813875

<http://www.amd.com>